



Docket No.: 57810-025 *ENT. & TRADEMA*

PATENT

#3
X86c
23.112

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
Ryosuke USUI, et al. :
Serial No.: 09/985,743 : Group Art Unit: 2815
Filed: November 06, 2001 : Examiner:
For: SEMICONDUCTOR DEVICE HAVING ELEMENT ISOLATION
AND METHOD OF FABRICATING THE SAME

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Honorable Commissioner for Patents and Trademarks
Washington, D. C. 20231

Sir:

At the time the above application was filed, priority was claimed based on the following application:

Japanese Patent Application Number 2000-344754, November 13, 2000

A copy of each priority application listed above is enclosed.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Anhänger Steiner

Arindal J. Stemmer
Registration No. 26-106

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 AJS:kjw
Date: February 5, 2002
Facsimile: (202) 756-8087



本 国 特 許 庁
JAPAN PATENT OFFICE

57870-025

Ryosuke USU

09/985,743

November 6, 2001

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日

Date of Application:

2 0 0 0 年 1 1 月 1 3 日

出 願 番 号

Application Number:

特願 2 0 0 0 - 3 4 4 7 5 4

出 願 人

Applicant(s):

三洋電機株式会社

2 0 0 1 年 1 2 月 2 8 日

特 訸 長 官
Commissioner,
Japan Patent Office

及 川 耕 造

出証番号 出証特 2 0 0 1 - 3 1 1 2 7 7 9

特2000-3447.54

【書類名】 特許願
【整理番号】 NBC1002111
【提出日】 平成12年11月13日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 21/76
【発明者】
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号
三洋電機株式会社内
【氏名】 白井 良輔
【発明者】
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号
三洋電機株式会社内
【氏名】 藤島 達也
【特許出願人】
【識別番号】 000001889
【氏名又は名称】 三洋電機株式会社
【代表者】 桑野 幸徳
【代理人】
【識別番号】 100111383
【弁理士】
【氏名又は名称】 芝野 正雅
【連絡先】 電話 03-3837-7751 法務・知的財産部 東京事務所
【手数料の表示】
【予納台帳番号】 013033
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1

特2000-3447,5,4

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 半導体基板に素子分離溝を備える半導体装置において、

前記素子分離溝は、その開口上端面に比して底面の溝幅が狭く、且つその側面の前記基板直交方向の断面において描く線の長さが、前記開口上端面及び底面を結ぶ直線の長さよりも長いことを特徴とする半導体装置。

【請求項 2】 前記素子分離溝の溝側面が、前記基板直交方向下方へ行くに従い傾斜角度が徐々に急になっていく曲面状の形状を有する請求項 1 記載の半導体装置。

【請求項 3】 前記素子分離溝の溝側面の断面が略 S 字状の形状を有する請求項 2 記載の半導体装置。

【請求項 4】 前記素子分離溝が、その開口上端部近傍における溝側面と底面近傍における溝側面とにおいて前記基板に略直交するとともに、これら両側面をつなぐ直斜面状の溝側面を備えてなる請求項 1 記載の半導体装置。

【請求項 5】 半導体基板に素子分離溝を備える半導体装置の製造方法であって、前記基板に垂直な素子分離溝を形成するエッティング条件よりも同基板の開口部に側壁保護膜を形成しやすいエッティング条件によって前記素子分離溝の溝幅が徐々に狭まるようにエッティングする際に、前記溝幅の縮小に伴うエッティング面積の縮小によって自己制御的にエッティングガスが溝幅の縮小率を減少させるようになることを特徴とする半導体基板の製造方法。

【請求項 6】 半導体基板に素子分離溝を備える半導体装置の製造方法において、異方性エッティングによって前記半導体基板に略垂直な溝を形成する工程と、前記エッティング条件を、前記基板の開口部に側壁保護膜をより形成しやすい条件に切り替えて当該基板をエッティングする工程と、前記エッティング条件を切り替え、再び異方性エッティングによって当該基板に略垂直な溝を形成する工程とを備えることを特徴とする半導体装置の製造方法。

【請求項 7】 前記異方性エッティングは、塩素を主としたエッティングガスを用いて行い、前記側壁保護膜をより形成しやすい条件でのエッティングは、臭化水素

を主としたエッティングガスを用いて行う請求項6記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体基板に素子分離溝を有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

近年、半導体装置の高集積化に伴い、その微細加工技術はますます重要になってきている。それら微細加工技術の一つとして、半導体装置内の各半導体素子を分離する素子分離技術がある。そして、この素子分離技術としては、高集積化に伴い、トレンチ分離といわれる手法が用いられることが多くなってきている。

【0003】

このトレンチ分離は、半導体基板に素子分離溝（トレンチ）を形成するとともに、この形成したトレンチの内部に絶縁物等を埋め込んだものであり、このトレンチ内に埋め込まれた絶縁物等により、その両側の素子領域が分離される。

【0004】

【発明が解決しようとする課題】

ところで、上記トレンチによってその両側の素子領域が分離可能とはなるものの、このトレンチを垂直に形成する場合には、トレンチ内への絶縁物の埋め込み不良が発生し、素子分離領域が適切に形成できないことがある。一方、こうした埋め込み不良を回避すべく、トレンチをテーパ状に形成する場合には、垂直に形成する場合と同一の開口幅を持たせれば、トレンチの耐圧（耐絶縁性）が低下し、またトレンチの耐圧を高めるべくトレンチの溝の深さを増大させれば、テーパ形状に起因してその増大量にも自ずと限界が生ずる。他方、このテーパに起因した深さの制約を克服すべくトレンチの開口幅を広げる場合には、半導体装置としての微細化あるいは高集積化を妨げる要因となる。

【0005】

本発明は上記実情に鑑みてなされたものであり、その目的は、絶縁物の埋め込

み不良が生じ難く且つ良好な素子分離特性を有する素子分離溝を備える半導体装置及びその製造方法を提供することにある。

【0006】

【課題を解決するための手段】

以下、上記目的を達成するための手段及びその作用効果について記載する。

請求項1に記載の発明は、半導体基板に素子分離溝を備える半導体装置において、前記素子分離溝は、その開口上端面に比して底面の溝幅が狭く、且つその側面の前記基板直交方向の断面において描く曲線の長さが、前記開口上端面及び底面を結ぶ直線の長さよりも長いことをその要旨とする。

【0007】

上記構成では、開口上端面に比して底面の溝幅が狭いために、埋め込み不良を回避することができるようになる。しかも、上記構成では、素子分離溝の基板直交方向の断面の描く曲線の長さが、開口上端部及び底面を最短で結ぶ直線の長さよりも長く設定されている。このため、テーパ形状に形成された場合と比較して耐圧をより高めることができるようになる。

【0008】

また、素子分離溝の深さを容易に増加させることができるために、同素子分離溝を備えて構成される素子分離領域の耐圧の調整も容易である。この際、半導体基板の開口幅を変更する必要がないため、素子分離溝に用いるマスクの変更も不要であり、耐圧設計の変更に伴うコストを削減することもできる。

【0009】

請求項2記載の発明は、請求項1記載の発明において、前記素子分離溝の溝側面が、前記基板直交方向下方へ行くに従い傾斜角度が徐々に急になっていく曲面状の形状を有することをその要旨とする。

【0010】

また、請求項3記載の発明は、請求項2記載の発明において、前記素子分離溝の溝側面の断面が略S字状の形状を有することをその要旨とする。

上記各構成によれば、請求項1記載の発明の作用効果を簡易な構成にて奏することができるようになる。なお、上記各構成を請求項4記載の製造方法によるよ

うに、半導体基板に素子分離溝を備える半導体装置の製造方法であって、前記基板に垂直な素子分離溝を形成するエッティング条件よりも同基板の開口部に側壁保護膜を形成しやすいエッティング条件によって前記素子分離溝の溝幅が徐々に狭まるようにエッティングする際に、前記溝幅の縮小に伴うエッティング面積の縮小によって自己制御的にエッティングガスが溝幅の縮小率を減少させるようになる方法にてエッティングを行うなら、素子分離溝形成時に人為的にエッティング条件を変更することなく所望の形状を備えた素子分離溝を形成することもできる。

【0011】

請求項4記載の発明は、請求項1記載の発明において、前記素子分離溝が、その開口上端部近傍における溝側面と底面近傍における溝側面とにおいて前記基板に略直交するとともに、これら両側面をつなぐ直斜面状の溝側面を備えてなることをその要旨とする。

【0012】

上記構成によれば、請求項1記載の発明の作用効果を簡易な構成にて奏することができるようになる。

なお、上記構成は、請求項6記載の製造方法によるように、異方性エッティングによって前記半導体基板に略垂直な溝を形成する工程と、前記エッティング条件を、前記基板の開口部に側壁保護膜をより形成しやすい条件に切り替えて当該基板をエッティングする工程と、前記エッティング条件を切り替え、再び異方性エッティングによって当該基板に略垂直な溝を形成する工程とによって形成することが望ましい。このような製造方法を用いることで、エッティング条件の切り替えによって素子分離溝を所望の形状に形成することができるようになる。

【0013】

また、この請求項6記載の製造方法に関しては、請求項7記載の製造方法によるように、前記異方性エッティングは、塩素を主としたエッティングガスを用いて行い、前記側壁保護膜をより形成しやすい条件でのエッティングは、臭化水素を主としたエッティングガスを用いて行うことが望ましい。

【0014】

【発明の実施の形態】

(第1の実施形態)

以下、本発明にかかる半導体装置の一実施形態について、図面を参照しつつ説明する。

【0015】

図1に本実施形態にかかる半導体装置の断面図を示す。

同図1に示されるように、半導体基板10には互いに隣接する素子領域21と素子領域22とを分離すべくトレンチ11が形成され、同トレンチ11には絶縁物12が埋め込まれることで、素子分離領域が形成されている。また、これら素子領域21、22及び素子分離領域上には、層間絶縁膜23や配線層24が形成されている。

【0016】

なお、本実施形態においては、上記素子分離領域に2.5Vの耐圧を要求しているため、上記トレンチ11の深さを300~400nmに設定することが望ましく、本実施形態においては350nmに設定している。

【0017】

また、本実施形態においては、トレンチ11の溝幅は、開口上端部11aよりも底面11cの方が狭く設定されている。そして、トレンチ11の半導体基板10に直交する断面におけるこれら開口上端部11a及び底面11cを結ぶ線の長さは、同開口上端部11a及び底面11cを結ぶ直線の長さよりも長く設定されている。換言すれば、トレンチ11の溝側面は、これら開口上端部11aと底面11cとを滑らかにつなぐように、曲線状の側面11bを有している。特に、本実施形態においては、溝側面が、基板直交方向下方へ行くに従いその傾斜角度が徐々に急になってく曲面状の形状を有している。詳しくは、側面11bは、その断面が、図1に示されるように垂直下方に行くに従い下に凸の曲線から上に凸な曲線へと変化するほぼS字状の形状となっている。

【0018】

このように、開口上端部11aの溝幅よりも底面11cの溝幅を狭く設定し、更に側面11bを備えることで、トレンチ11への絶縁物12の埋め込み不良を回避することができる。

【0019】

また、トレンチ11の溝側面の半導体基板10に直交する断面が、開口上端部11a及び底面11cを最短で結ぶ直線よりも長さの長い曲線形状を有して形成されているために、テーパ形状に形成された場合と比較して耐圧を高めることができる。更に、トレンチ11の開口幅を変えることなく溝の深さを容易に増加させることができるので、トレンチ11を備えて構成される素子分離領域の耐圧の調整も容易となる。

【0020】

以下、上記半導体装置の製造手順について、図3及び図4に基づいて説明する。

この製造手順においては、まず図3(a)に示すように、半導体基板10上にシリコン酸化膜30及びシリコン窒化膜31を順次堆積形成する。更に、図3(b)に示すように、それらの上面にフォトレジスト32を塗布し、トレンチ開口部を露光し、現像することで所定のパターンを形成する。

【0021】

そして図3(c)に示すように、上記フォトレジスト32をマスクとして、シリコン窒化膜31及びシリコン酸化膜30をエッチングし、図3(d)に示すよう、例えばウェットエッチングやアッシングによってフォトレジスト32を除去する。なお、図3(c)及び図3(d)に示すように、シリコン窒化膜31及びシリコン酸化膜30をエッチングする際に、半導体基板10の表面もエッチングされる。これにより確実にシリコン酸化膜30をエッチング除去しつつも、エッチング制御が容易となる。

【0022】

フォトレジスト32を除去した後、シリコン窒化膜31をマスクとして、半導体基板10をエッチングして上記トレンチを形成する。このエッチングに関しては、基本的には、半導体基板10が垂直にエッチングされる異方性エッチング条件よりも、エッチングされていく半導体基板10の開口面に側壁保護膜を形成しやすい条件でエッチングを行う。

【0023】

このように側壁保護膜が形成されやすい条件下においては、通常テープ状のトレンチが形成されやすい。

ただし、本実施形態においては、エッティング条件を調整することで、溝幅が縮小して行くに従いその縮小率が減少ていき、半導体基板10を略垂直にエッチングするように自己制御的に変化するエッティング条件としている。

【0024】

ここで望ましいエッティング条件としては、

圧力	4.00~6.65 Pa
パワー	350~450 W (上) 150~250 W (下)
基板温度	50~70 °C
開口率	50~60 %
トレンチ開口幅	0.5~1.0 μm
エッティングガス	O ₂ 流量 5~15 cm ³ /分 (標準状態換算) HBr、Cl ₂ 流量 150~200 cm ³ /分 (標準状態換算)

ただし、HBr、Cl₂に占めるCl₂の割合は0~20パーセント

であり、本実施形態では下記の条件を用いた。

圧力	4.0 Pa
パワー	400 W (上) 100 W (下)
基板温度	60 °C
開口率	55 %
トレンチ開口幅	0.24 μm
エッティングガス	O ₂ 流量 10 cm ³ /分 (標準状態換算) HBr流量 150 cm ³ /分 (標準状態換算) Cl ₂ 流量 30 cm ³ /分 (標準状態換算)

上記条件を用いてエッティングを行うことで、図4に示す様でトレンチ1が形

成される。

【0025】

すなわち、図4 (a) に示すように、エッティング開始当初は、シリコン酸化膜30のエッティング時に垂直にエッティングされた半導体基板10の開口部の形状に追従する態様で、ほぼ垂直に半導体基板10がエッティングされる。そして、エッティングによって形成された溝が深くなるにつれ、図4 (b) に示すように、通常のテーパ形成時のエッティング条件に近づき、溝幅が徐々に縮小されていく。このように溝幅が縮小されると、図4 (c) に示すようにその縮小率が減少していく、最終的には半導体基板10がほぼ垂直にエッティングされる異方性エッティング条件へと自己制御的にエッティング条件が変化する。

【0026】

上記態様にてトレンチ11を形成した後、よく知られた半導体装置の製造手順に従って、先の図1に示した半導体装置が形成される。

以上説明した本実施形態によれば、以下の効果が得られるようになる。

【0027】

(1) 開口上端部近傍11aの溝幅よりも底面近傍11cの溝幅の方が小さく設定されているために、埋め込み不良を好適に回避することができる。

(2) トレンチ11の溝側面の半導体基板10に直交する断面形状が、開口上端部11a及び底面11cを最短で結ぶ直線よりもその長さが長い形状であるために、素子分離領域としての耐圧特性が良好である。

【0028】

(3) 開口上端部11aの溝幅を変更することなく、素子分離領域に要請される耐圧に応じてトレンチ11の深さを調整することができるため、トレンチ形成用の同一のマスクを用いて様々な耐圧特性を備えた半導体装置を生成することができる。

【0029】

(4) 自己制御的なエッティング条件を用いて、トレンチ形成工程時において、エッティング条件を人為的に変更することなく、埋め込み不良の回避が可能で且つ耐圧特性に優れた形状を備えたトレンチを形成することができる。

【0030】

(第2の実施形態)

以下、本発明にかかる半導体装置の第2の実施形態について、上記第1の実施形態との相違点を中心に説明する。なお、本実施形態において、上記第1の実施形態と共通の部材については同一の符号を付した。

【0031】

図2に、本実施形態にかかる半導体装置の断面図を示す。

本実施形態においては、トレンチ111の形状が上記実施形態のものと異なる

【0032】

すなわち、本実施形態においても上記第1の実施形態と同様、トレンチ111は、開口上端部の溝幅よりも底面の溝幅の方が狭く設定されている。

ただし、本実施形態においては、トレンチ111の溝側面は、開口上端部近傍111a及び底面近傍111cにおいて当該基板10に略直交する態様にて形成されている。また、これら開口上端部近傍111aの溝側面と底面近傍111cの溝側面とが直斜面状の側面111bによってつながれている。このため、本実施形態におけるトレンチ111の溝側面の断面は、図2に示されるように、開口上端部近傍111aと底面近傍111cとを最短で結ぶ形状を有する側面111bを備えている。

【0033】

このように、開口上端部の溝幅よりも底面の溝幅を狭く設定し、更に側面111bを備えることで、トレンチ111への絶縁物12の埋め込み不良を回避することができる。

【0034】

また、本実施形態においては、トレンチ111の溝側面が、開口上端部近傍111a及び底面近傍111cにおいて当該基板10に略直交する態様にて形成されているために、テーパ形状に形成された場合と比較して耐圧を高めることができる。更に、トレンチ111の溝の深さを容易に増加させることができるために、トレンチ111を備えて構成される素子分離領域の耐圧の調整も容易となる。

【0035】

なお、上記第1の実施形態同様、2.5Vの耐圧を得るために、これら開口上端部近傍111a、側面111b、及び底面近傍111cの基板10に直交する方向の長さは、20~40nm、150~300nm、50~150nmに設定し、トレンチ111の深さを300nm~400nmに設定することが望ましい。

【0036】

ここで、本実施形態にかかる半導体装置の製造手順について、図5に基づいて説明する。

この製造手順においても、先の図3に示した様によつて、半導体基板10にトレンチ111の開口パターンを有するシリコン窒化膜31等を形成した後、図5(a)に示すように、シリコン窒化膜31をマスクとして半導体基板10を垂直にエッティングする。

【0037】

この基板を垂直にエッティングする異方性のエッティングに関しては、塩素ガス(Cl_2)をメインとするガスを用いる。詳しくは、

圧力 4.66~6.65Pa

パワー 300~600W(上) 250~350W(下)

基板温度 20~60°C

エッティングガス O_2 流量 5~10cm³/分(標準状態換算)

Cl_2 流量 100~150cm³/分(標準状態換算)

であることが望ましく、本実施形態においては、

圧力 5.32Pa

パワー 300W(上) 300W(下)

基板温度 60°C

エッティングガス O_2 流量 5cm³/分(標準状態換算)

Cl_2 流量 100cm³/分(標準状態換算)

とした。

【0038】

次に、図5（b）に示すように、テーパ状にエッティングする条件に切り替え、半導体基板10のエッティングを行う。

この基板をテーパ状にエッティングするエッティング条件としては、上記C₁₂よりもシリコンと反応してポリマーを生成やすい、換言すれば側壁保護膜を生成しやすい臭化水素（HBr）をメインとするエッティングガスを用いる。詳しくは、このエッティング条件としては、

圧力	4.00～6.65 Pa
パワー	350～450 W（上） 150～250 W（下）
基板温度	50～70 °C
エッティングガス	O ₂ 流量 5～15 cm ³ /分（標準状態換算） HBr、C ₁₂ 流量 150～200 cm ³ /分（標準状態換算）

ただし、HBr、C₁₂に占めるC₁₂の割合は0～20パーセント

であることが望ましく、本実施形態では

圧力	4.0 Pa
パワー	400 W（上） 100 W（下）
基板温度	60 °C
エッティングガス	O ₂ 流量 10 cm ³ /分（標準状態換算） HBr流量 150 cm ³ /分（標準状態換算） C ₁₂ 流量 30 cm ³ /分（標準状態換算）

とした。

【0039】

更に、図5（c）に示すように、上述した異方性エッティング条件へと切り替えてエッティングを行うことでトレンチ111を形成する。

なお、上記態様にてトレンチ111を形成した後、よく知られた半導体装置の製造手順に従って、先の図2に示した半導体装置が形成される。

【0040】

以上説明した本実施形態によれば、上記（1）～（3）の効果を得ることがで

きるとともに、以下の効果を得ることができるようになる。

(5) 異方性エッティング、テーパが形成されるエッティング、異方性エッティングとエッティング条件を切り替えることで、トレンチ形成の際、同トレンチ形状の制御を好適に行うことができる。

【0041】

なお、上記第2の実施形態は、以下のように変更して実施してもよい。

・上記第2の実施形態においては、図5(a)に示されるように、まず、半導体基板10を垂直にエッティングしたが、図3に示した工程で所望量のエッティングがすでに行われているなら、この工程を削除することもできる。

【0042】

・上記第2の実施形態において、半導体基板10を垂直にエッティングする異方性エッティング条件や、テーパ状にエッティングするエッティング条件は上記のものに限られない。

【0043】

・上記第2の実施形態においては、トレンチの溝側面のうち、開口上端部近傍及び底面近傍を当該基板10に略直交する態様にて形成したが、溝側面の形状が基板面と直交する形状である領域は、これらに限られない。例えば、当該基板に直交する側面を3カ所以上備え、しかも溝底面に近いほどこれら当該基板に直交する側面の開口幅が小さくなる構成としてもよい。

【0044】

その他、上記各実施形態に共通して変更可能な要素としては、以下のものがある。

・上記各実施形態においては、図3に示したように、シリコン窒化膜31やシリコン酸化膜30のエッティング時において、半導体基板10上面をエッティングしたが、これについては必ずしも行わなくてもよい。

【0045】

・上記各実施形態においては、上記素子分離領域に「2.5」Vの耐圧を要請したが、これについては任意であり、要求される耐圧に基づいてトレンチの深さも適宜変更して実施してよい。

【図面の簡単な説明】

【図1】本発明にかかる半導体装置の第1の実施形態の構成を示す断面図。

【図2】本発明にかかる半導体装置の第2の実施形態の構成を示す断面図。

【図3】上記第1の実施形態のトレンチ形成手順を示す断面図。

【図4】同実施形態のトレンチ形成手順を示す断面図。

【図5】上記第2の実施形態のトレンチ形成手順を示す断面図。

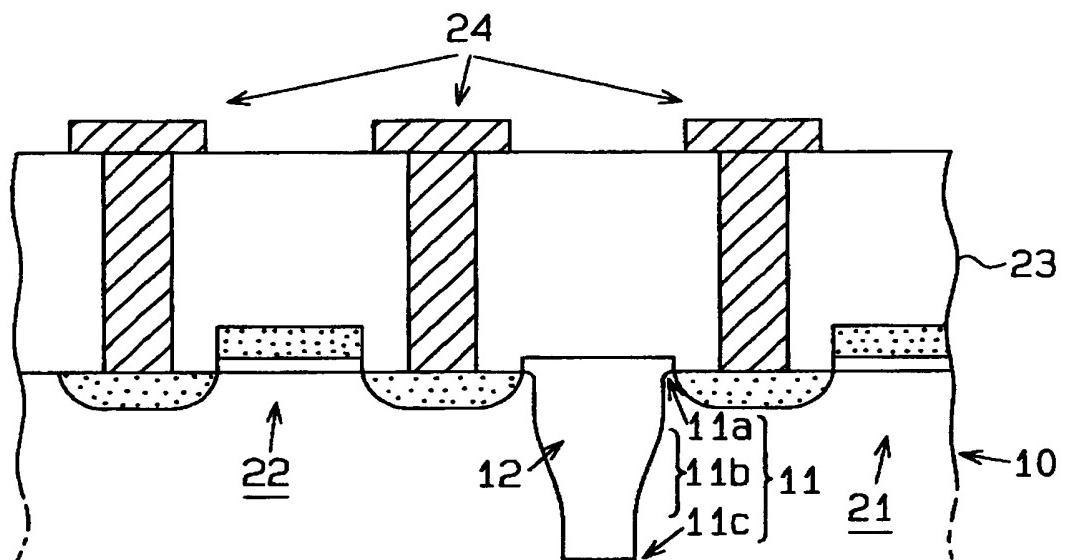
【符号の説明】

10…半導体基板、11、111…トレンチ、11a、111a…開口上端部近傍、11b、111b…側面、11c、111c…底面近傍、12…絶縁物、21、22…素子領域、23…層間絶縁膜、30…シリコン酸化膜、31…シリコン窒化膜、32…フォトレジスト。

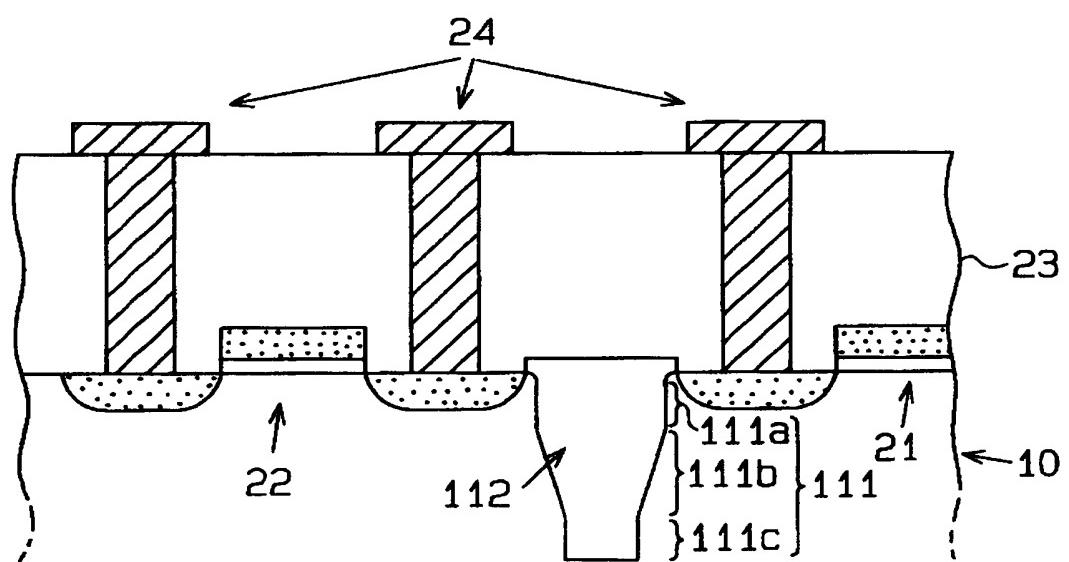
特2000-344754

【書類名】 図面

【図1】

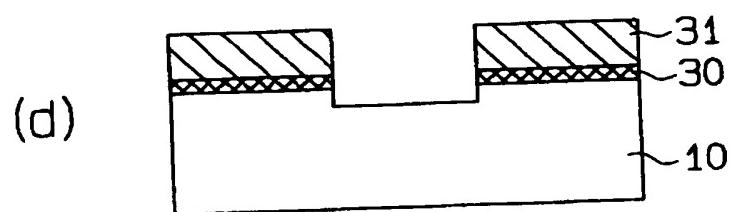
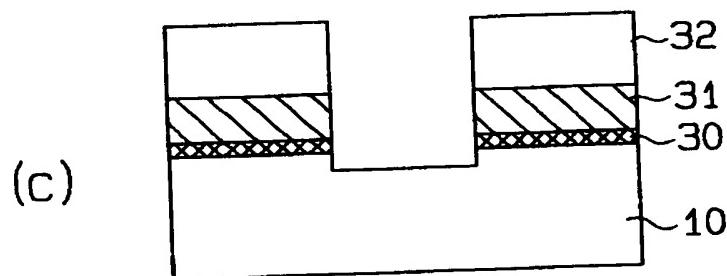
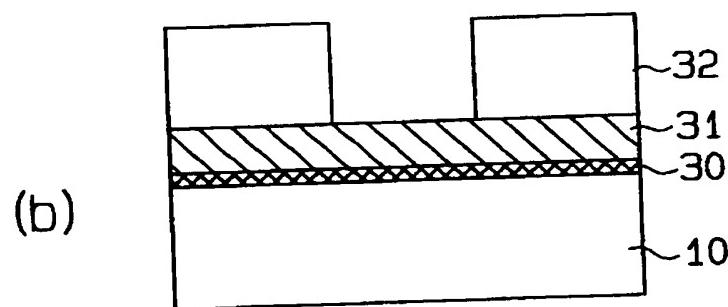
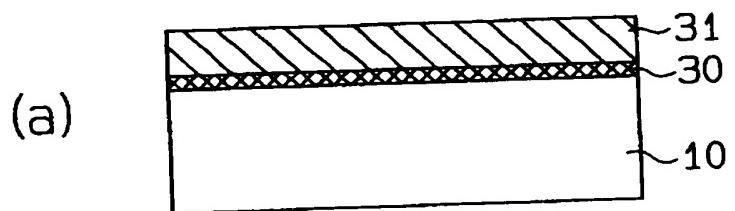


【図2】



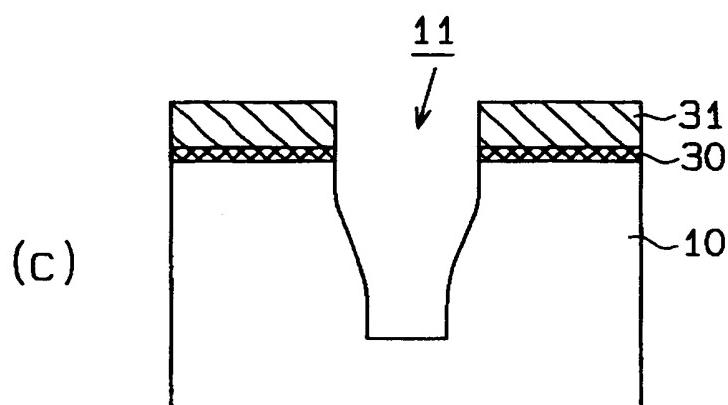
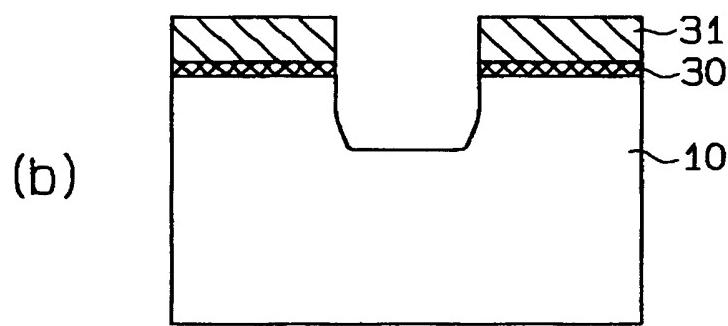
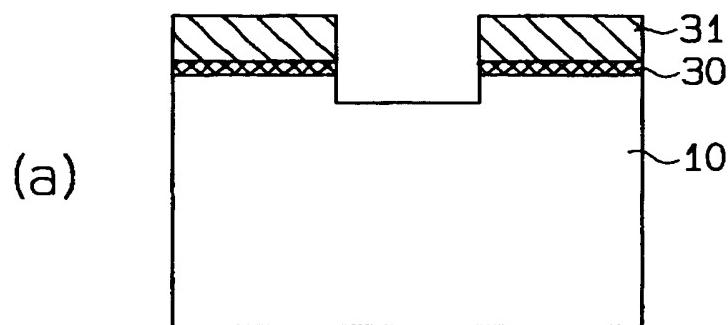
特2000-344754

【図3】



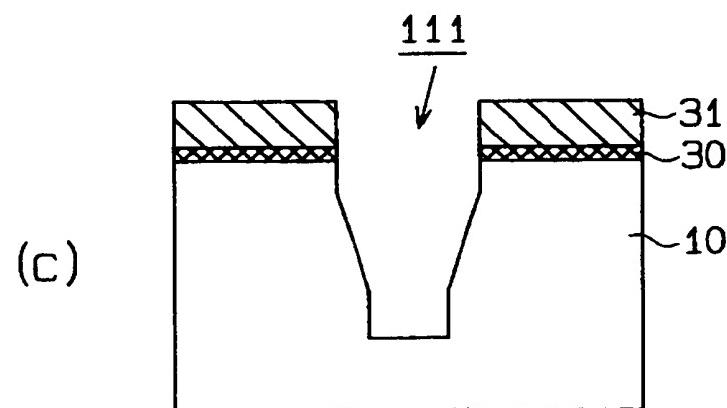
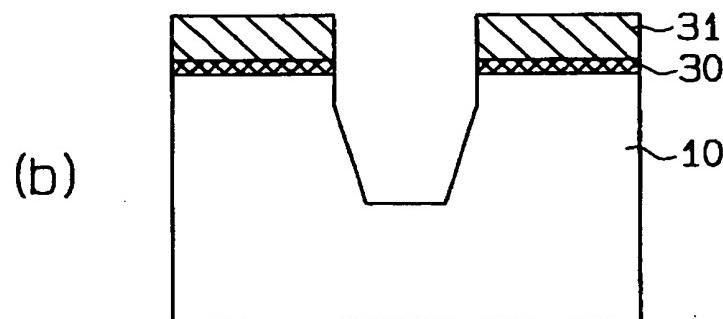
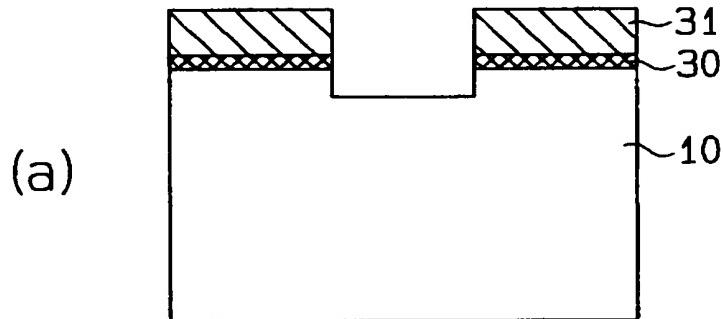
特2000-344754

【図4】



特2000-344754

【図5】



特2000-344754

【書類名】 要約書

【要約】

【課題】 絶縁物の埋め込み不良が生じ難く且つ良好な素子分離特性を有する素子分離溝を備える半導体装置及びその製造方法を提供する。

【解決手段】 半導体基板10の素子領域21及び素子領域22は、トレンチ11によって分離されている。同トレンチ11の開口上端部11aの溝幅は、底面11cの溝幅よりも広く設定されている。そして、これら開口上端部11aと底面11bとを滑らかにつなぐように、曲線状の側面11bが形成されている。

【選択図】 図1

特2000-344754

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社